(19)日本国特許庁(JP)

# (12) 公開特許公報(A)

(11)特許出願公開番号

# 特開平9-260498

(43)公開日 平成9年(1997)10月3日

w

(51) Int.Cl.<sup>8</sup>

識別記号

庁内整理番号

FΙ

技術表示箇所

H01L 21/82

G06F 17/50

H01L 21/82 G06F 15/60

658E

0 0 F 15/00

668A

## 審査請求 未請求 請求項の数4 FD (全 8 頁)

(21)出願番号

(22)出願日

特顧平8-88829

平成8年(1996)3月18日

(71)出願人 000002897

大日本印刷株式会社

東京都新宿区市谷加賀町一丁目1番1号

(72)発明者 大澤 伊作

東京都新宿区市谷加賀町一丁目1番1号

大日本印刷株式会社内

(72)発明者 奈良 秀之

東京都新宿区市谷加賀町一丁目1番1号

大日本印刷株式会社内

(72)発明者 佐藤 秀樹

東京都新宿区市谷加賀町一丁目1番1号

大日本印刷株式会社内

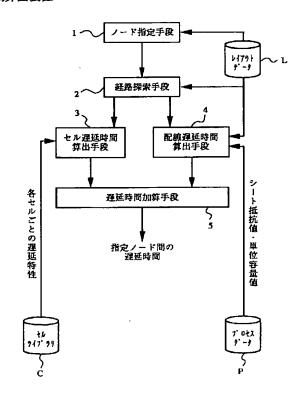
(74)代理人 弁理士 志村 浩

# (54) 【発明の名称】 集積回路における指定ノード間の遅延時間算出装置

### (57)【要約】

【課題】 任意の指定ノード間の遅延時間を自動的に算出する。

【解決手段】 ノード指定手段1により、セル相互の接続関係をオペレータに提示し、オペレータはマウスまたはキーボードにより始点ノードと終点ノードとを指定する。経路探索手段2は、レイアウトデータLに基づいて、両ノード間の経路を探索する。探索経路上の個々のセルの遅延時間は、セルライブラリC内の遅延特性に基づいてセル遅延時間算出手段3によって算出され、探索経路上の個々のセル間配線の遅延時間は、プロセスデータPおよびレイアウトデータLを参照して、CR回路の遅延特性に基づいて配線遅延時間算出手段4によって算出される。探索経路上の全遅延時間は、遅延時間加算手段5による加算結果として出力される。



#### 【特許請求の範囲】

【請求項1】 予め用意されたセルライブラリ内のセルを組み合わせることにより設計された集積回路において、指定された2つのノード間の遅延時間を算出するための装置であって、

前記集積回路の構成を示すレイアウトデータに基づいて セル相互の接続関係をオペレータに提示し、セル間に存 在する複数のノードの中から始点ノードと終点ノードと を指定する情報を入力するノード指定手段と、

前記レイアウトデータに基づいて、前記始点ノードから 前記終点ノードに至るまでの経路を探索する経路探索手 段と、

前記セルライブラリ内に用意されている各セルごとの遅延特性を参照することにより、探索された経路上に存在する個々のセルごとの遅延時間を算出するセル遅延時間 算出手段と、

前記集積回路を実際に製造する上で用いるプロセスデータおよび前記レイアウトデータを参照することにより、セル間配線の抵抗値および容量値を算出し、この抵抗値および容量値に基づいて、探索された経路上に存在する個々のセル間配線ごとの遅延時間を算出する配線遅延時間算出手段と、

前記セル遅延時間算出手段により算出された個々の遅延時間と、前記配線遅延時間算出手段により算出された個々の遅延時間と、を加算し、その合計を、前記始点ノードと前記終点ノードとの間の遅延時間として出力する遅延時間加算手段と、

を備えることを特徴とする集積回路における指定ノード間の遅延時間算出装置。

【請求項2】 請求項1に記載の遅延時間算出装置において、

ノード指定手段が、セル相互の接続関係をディスプレイ 画面上に表示することによりオペレータへの提示を行 い、この画面上の1点をマウスで指定することによりノ ード指定を行う第1の指定機能と、セル間ノードの各ノ ード名をオペレータに提示し、特定のノード名をキーボ ードから入力することによりノード指定を行う第2の指 定機能と、を選択的に実行できるように構成されている ことを特徴とする集積回路における指定ノード間の遅延 時間算出装置。

【請求項3】 請求項1または2に記載の遅延時間算出 装置において、

経路探索手段が、始点ノードから終点ノードに至るまで、一方向に信号が流れる経路が形成されているか否かを判断し、そのような経路が形成されていない場合には、オペレータに対してエラーの通知を行う機能を有することを特徴とする集積回路における指定ノード間の遅延時間算出装置。

【請求項4】 請求項1~3のいずれかに記載の遅延時間算出装置において、

セル遅延時間算出手段が、特定のセルについての遅延時間を算出する際に、算出対象となるセルについて後段に接続された負荷容量と遅延時間との相関関係を示す情報と、この算出対象となるセルの後段のセルについての入力容量を示す情報と、をセルライブラリから抽出し、前記相関関係を用いて算出対象となるセルの遅延時間を求

めることを特徴とする集積回路における指定ノード間の

2

遅延時間算出装置。 【発明の詳細な説明】

10 [0001]

【発明の属する技術分野】本発明は、集積回路における 指定ノード間の遅延時間算出装置、特に、スタティック 解析法に基づいて遅延時間を自動的に算出する装置に関 する。

[0002]

【従来の技術】大規模集積回路を設計する場合、通常、過去の設計資産として構築されたセルライブラリを利用し、このセルライブラリ内のセルを組み合わせることにより所望の集積回路を実現する方法が採られる。実際に20 は、セルに関する種々の情報をデジタルデータとしてもったセルライブラリが用意され、コンピュータを用いた自動レイアウトツールにより、このセルライブラリかのデジタルデータを利用した回路設計作業が行われることになる。こうして、セルの組み合わせにより大規模集積回路の設計が完了すると、続いて、その回路動作の検証が行われ、問題点があれば設計変更が行われる。このような回路動作の検証を行う上では、特に、回路各部のような回路動作の検証を行う上では、特に、回路各部のよりな回路動作の検証を行う上では、特に、回路各部の遅延時間を考慮することが重要である。遅延時間が予想外の値になると、当初の設計どおりの論理動作が正常に行われなくなる可能性がある。

【0003】一般に、大規模集積回路における任意の2つのノード間の遅延時間を求める方法としては、ダイナミック解析法とスタティック解析法とが知られている。ダイナミック解析法は、設計した回路の物理的性質(各層の幅、厚み、不純物濃度など)に基づいて、実際の信号伝播過程をリアルタイムでシミュレーションする方法であり、SPICEなどの論理シミュレータを用いて行われる。一方、スタティック解析法は、2つのノード間の経路上に存在する各要素ごとにそれぞれ遅延時間の総和をこの2つのノード間の遅時間として求める方法である。スタティック解析法に、ダイナミック解析法に比べて、検証精度は多少低くなるが、コンピュータの演算負担は格段に軽減される。

[0004]

【発明が解決しようとする課題】上述したスタティック解析法により2つのノード間の遅延時間を求める場合、従来は、目的となる経路を手作業で抽出し、個々の要素の遅延時間を手作業で計算していたため、無駄が多く、作業効率が低いという問題があった。

50 【0005】そこで本発明は、集積回路における任意の

10 [000

指定ノード間の遅延時間を自動的に算出することができ る装置を提供することを目的とする。

#### [0006]

#### 【課題を解決するための手段】

本発明の第1の態様は、予め用意されたセルライ ブラリ内のセルを組み合わせることにより設計された集 積回路において、指定された2つのノード間の遅延時間 を算出するための装置において、設計された集積回路の 構成を示すレイアウトデータに基づいてセル相互の接続 関係をオペレータに提示し、セル間に存在する複数のノ ードの中から始点ノードと終点ノードとを指定する情報 を入力するノード指定手段と、レイアウトデータに基づ いて、始点ノードから終点ノードに至るまでの経路を探 索する経路探索手段と、セルライブラリ内に用意されて いる各セルごとの遅延特性を参照することにより、探索 された経路上に存在する個々のセルごとの遅延時間を算 出するセル遅延時間算出手段と、この集積回路を実際に 製造する上で用いるプロセスデータおよび上述のレイア ウトデータを参照することにより、セル間配線の抵抗値 および容量値を算出し、この抵抗値および容量値に基づ いて、探索された経路上に存在する個々のセル間配線ご との遅延時間を算出する配線遅延時間算出手段と、セル 遅延時間算出手段により算出された個々の遅延時間と、 配線遅延時間算出手段により算出された個々の遅延時間 と、を加算し、その合計を、始点ノードと終点ノードと の間の遅延時間として出力する遅延時間加算手段と、を 設けるようにしたものである。

[0007](2)本発明の第2の態様は、上述の第1 の態様に係る遅延時間算出装置において、ノード指定手 段が、セル相互の接続関係をディスプレイ画面上に表示 することによりオペレータへの提示を行い、この画面上 の1点をマウスで指定することによりノード指定を行う 第1の指定機能と、セル間ノードの各ノード名をオペレ ータに提示し、特定のノード名をキーボードから入力す ることによりノード指定を行う第2の指定機能と、を選 択的に実行できるように構成したものである。

【0008】(3) 本発明の第3の態様は、上述の第1 または第2の態様に係る遅延時間算出装置において、経 路探索手段が、始点ノードから終点ノードに至るまで、 一方向に信号が流れる経路が形成されているか否かを判 断し、そのような経路が形成されていない場合には、オ ペレータに対してエラーの通知を行う機能を有するよう にしたものである。

【0009】(4) 本発明の第4の態様は、上述の第1 ~第3の態様に係る遅延時間算出装置において、セル遅 延時間算出手段が、特定のセルについての遅延時間を算 出する際に、算出対象となるセルについて後段に接続さ れた負荷容量と遅延時間との相関関係を示す情報と、こ の算出対象となるセルの後段のセルについての入力容量 を示す情報と、をセルライブラリから抽出し、この相関

4 関係を用いて算出対象となるセルの遅延時間を求めるよ うにしたものである。

#### [0010]

【発明の実施の形態】以下、本発明を図示する実施形態 に基づいて説明する。図1は、一般的な大規模集積回路 の設計方法を示す概念図である。現在、一般的な集積回 路の設計は、コンピュータを用いた自動レイアウトツー ル10を利用して行われる。これまでの設計資産とし て、既に多数のセルについてのセルライブラリCが構築 10 されており、設計者は、このセルライブラリC内のセル を組み合わせることにより、所望の集積回路を設計する ことができる。このような設計作業を行うと、自動レイ アウトツール10によって、自動的にレイアウトデータ しが作成される。このレイアウトデータし内には、半導 体ウエハ上に形成される個々の層を示す図形レベルのデ ータまでが含まれており、このレイアウトデータLに基 づいて作成されるマスクパターンを用いて、実際の半導 体素子を製造することができる。

【0011】図2は、自動レイアウトツール10によっ て設計された大規模集積回路20の一例を示す概念図で ある。通常は、図示のように、多数のセル21が列状に 隣接して配置され、そのような列が互いに所定間隔をお いて複数配置されることになる。そして、個々のセルと セルとの間は、列間の空隙部に形成された配線22によ って連結される。図2では、説明の便宜上、5つのセル からなるセル列を3本配置した状態が示されているが、 実際の大規模集積回路では、非常に多数のセルがこのよ うな形態で配置され、セル相互間にも多数の配線がなさ れることになる。もっとも、セル21とセル間の配線2 2とによって大規模集積回路が形成されるという本質的 な部分については、図2の概念図に示されている大規模 集積回路20も実際の大規模集積回路も変わりはない。 このような大規模集積回路20の動作検証を行う上で、 2つのノード間の遅延時間を求める必要が生じる。本発 明は、このように予め用意されたセルライブラリ内のセ ルを組み合わせることにより設計された大規模集積回路 20において、指定されたノード間の遅延時間を自動的 に算出することができる装置を提供するものである。

【0012】図3は、本発明に係る遅延時間算出装置の 40 基本構成を示すブロック図である。この装置の主たる構 成要素は、ノード指定手段1、経路探索手段2、セル遅 延時間算出手段3、配線遅延時間算出手段4、遅延時間 加算手段5である。これらの各手段は、実際には特定の コンピュータソフトウエアによって実現され、図におけ る円筒状のブロックは、これら各手段によって取り扱わ れるデータを示している。レイアウトデータLは、図1 で説明したように、自動レイアウトツール10による設 計作業によって得られるデータであり、図2に示す大規 模集積回路20の構成を示すデータである。

【0013】ノード指定手段1は、このレイアウトデー

50

タレに基づいて、セル相互の接続関係をオペレータに提 示し、セル間に存在する複数のノードの中から始点ノー ドと終点ノードとを指定する情報を入力する機能を有す る。この実施形態では、ディスプレイ画面上に、図2に 示すような表示を行い、オペレータに個々のセルの接続 関係を提示し、オペレータにマウスを用いてこの画面上 の1点を指定させることによりノード指定を行う第1の 指定機能と、ディスプレイ画面上に個々のノード名を表 示し、オペレータにキーボードを用いてこのノード名を 指定する入力を行わせることによりノード指定を行う第 2の指定機能とを用意してある。オペレータはいずれか の機能を選択して、始点ノードと終点ノードとの入力を 行うことになる。

【0014】具体的には、たとえば、図2に示すような 表示がディスプレイ画面上になされることになる。オペ レータが第1の機能を選択した場合は、画面上に表示さ れている配線22上のセル間ノードN1~N5の位置を マウスで入力することにより、始点ノードおよび終点ノ ードの指定を行うことになる。第2の機能を選択した場 合には、「N1」というような個々のノード名をキーボ ードから入力して、始点ノードおよび終点ノードの指定 を行うことになる。

【0015】経路探索手段2は、レイアウトデータLに 基づいて、ノード指定手段1で指定された始点ノードか ら終点ノードに至るまでの経路を探索する処理を実行す る。ここでは、たとえば、図2に示す大規模集積回路2 0において、ノードN1が始点ノード、ノードN2が終 点ノードとして指定された場合を例にとって説明しよ う。レイアウトデータし内には、個々のセル内の各構成 要素、それらの接続状態、信号の伝達方向などの情報が 含まれているので、経路探索手段2は、始点ノードN1 と終点ノードN2とが指定されると、このレイアウトデ ータLを参照することにより、始点ノードN1から終点 ノードN2へ至る経路を探索することができる。この例 の場合、ノードN 1→セルC 2 2→ノードN 3→セルC  $32 \rightarrow J - FN5 \rightarrow t\nu C34 \rightarrow J - FN4 \rightarrow t\nu C2$ 5→ノードN2なる経路が探索されることになる。ここ で、各ノードはセル間の配線22に対応するものである から、結局、このように探索された経路は、セルまたは セル間配線によって構成されることになる。

【0016】セル遅延時間算出手段3は、探索された経 路上に存在する個々のセルごとの遅延時間を算出する手 段である。大規模集積回路20の設計に用いたセルライ ブラリC内には、個々のセルについての遅延特性の情報 が含まれている。したがって、このセルライブラリCを 用いれば、大規模集積回路20を構成するすべてのセル についての遅延特性の情報を得ることができ、この遅延 特性の情報に基づいて、各セルの上記経路に関する遅延 時間を算出することができる。上述の例の場合、経路上 にあるセルC22, C32, C34, C25について、

それぞれ上記経路に関する遅延時間が算出される。

【0017】一方、配線遅延時間算出手段4は、探索さ れた経路上に存在する個々のセル間配線ごとの遅延時間 を算出する手段である。個々のセル間配線層の平面的な 図形データは、レイアウトデータし内に含まれている。 そこで、この大規模集積回路20を実際に製造する上で 用いるプロセスデータP(各配線層のシート抵抗値、単 位容量値などの他、セル内に存在する各トランジスタを 構成する各層の厚みや不純物濃度などを指定するデー 10 タ)と、レイアウトデータL内の平面的な図形データと を参照すれば、個々のセル間配線層の電気抵抗値および 静電容量値を演算により算出することができる。セル間 配線層について、このような寄生抵抗値および寄生容量 値が求まれば、一般的なCR遅延回路における遅延時間 の算出手法を適用して、個々の配線ごとの遅延時間の算 出が可能になる。上述の例の場合、ノードN3, N5, N4に対応する個々の配線ごとの遅延時間が算出され

【0018】遅延時間加算手段5は、セル遅延時間算出 20 手段3によって算出された遅延時間と、配線遅延時間算 出手段4によって算出された遅延時間とを加算し、全経 路の遅延時間の合計を求め、この合計遅延時間を、始点 ノードから終点ノードに至る経路の遅延時間として出力 する機能を有する。上述の例の場合、セル遅延時間算出 手段3によって算出されたセルC22、C32、C3 4, C25のそれぞれの遅延時間と、配線遅延時間算出 手段4によって算出されたノードN3,N5,N4に対 応する個々の配線ごとの遅延時間との全合計が求めら れ、始点ノードN1から終点ノードN2に至る経路の遅 30 延時間として出力されることになる。

【0019】図4は、図3に示す装置による遅延時間算 出処理の手順を示す流れ図である。この手順は、前段の ノード指定処理と後段の遅延時間算出処理とによって構 成される。まず、ステップS1において、オペレータは ノード指定方法を選択する。前述したように、ノード指 定手段1は、マウスによる表示画面上でのノード指定機 能と、キーボードによるノード名入力によるノード指定 機能とを有している。前者が選択された場合には、ステ ップS2においてマウスを用いたノード指定が行われ、 40 後者が選択された場合には、ステップS3においてキー ボードを用いたノード指定が行われる。こうして、始点 ノードおよび終点ノードの指定が完了すると、ステップ S4において、経路探索が行われる。この経路探索処理 では、前述したように、レイアウトデータしを参照しな がら、始点ノードから終点ノードに至る経路が探索され る。続くステップS5では、この経路探索処理の結果、 始点ノードと終点ノードとが連続しているか否かが判断 され、連続していない場合には、ステップS6におい て、オペレータにエラーを通知する処理が実行され、ス 50 テップS1へと戻ることになる。

【0020】なお、ステップS5における判断処理は、 始点ノードと終点ノードとが単に電気的に連続している か否かの判断を行うだけでなく、信号の伝達方向をも考 慮して、両ノード間が連続しているか否かが判断され る。たとえば、図5に示すように、ノードN11→N1 2→N15という信号の流れと、ノードN13→N14 →N15という信号の流れとが定義されており、更にノ ードN15→N16という信号の流れが定義されていた 場合、始点ノードをN11とし終点ノードをN16とす る指定や、始点ノードをN13とし終点ノードをN16 とする指定を行った場合には、ノード間は連続と判断さ れるが、始点ノードをN11とし終点ノードをN13と する指定を行ったような場合には、両ノード間は信号の 伝達方向を考慮することにより不連続と判断されること になる。要するに、始点ノードから終点ノードに至るま で、一方向に信号が流れる経路が形成されているか否か が判断され、そのような経路が形成されていない場合に は、ステップS6において、オペレータに対するエラー 通知処理が行われることになる。

【0021】こうして、前段のノード指定処理が完了すると、続いて、後段の遅延時間算出処理が実行される。すなわち、まずステップS7において、始点ノードから順に経路をたどり、算出対象となるセルもしくは配線を選択する。ここで、セルが選択された場合には、ステップS8からステップS9へと進み、セル遅延時間算出手段3によって、選択されたセルについての遅延時間が算出される。一方、配線が選択された場合には、ステップS8からステップS10へと進み、ステップS10において、プロセスデータPを参照することにより、選択された配線についての抵抗値および容量値が算出され、続くステップS11において、配線遅延時間の算出が行われる。

【0022】こうして算出された遅延時間は、ステップ S12において累積加算されてゆき、このような処理が ステップS13を経て繰り返し実行され、終点ノードま で到達したら、全処理は完了する。前述した具体例の場 合、まず、ステップS7において、セルC22が選択さ れ、ステップS9において、セルC22の遅延時間が算 出され、この遅延時間がステップS12における累積加 算処理の初期値となる。続いて、ステップS13からス テップS7へと戻り、今度はノードN3に対応する配線 が選択され、ステップS10, S11において、この配 線の遅延時間が算出され、ステップS12において、初 期値に累積加算される。続いて、再びステップS13か らステップS7へと戻り、セルC32が選択されること になる。以下、同様に処理が繰り返され、セルC25に ついての遅延時間が加算された時点で、全処理が完了す ることになる。このときの最終累積加算値が、始点ノー ドN1から終点ノードN2までのノード間遅延時間とし て出力されることになる。

【0023】なお、本発明に係る装置では、セル遅延時 間の算出は、セルライブラリC内の遅延特性を参照した スタティック解析法に基づいて行っているが、より精度 の高いセル遅延時間を算出するためには、セル遅延時間 算出手段3において、特定のセルについての遅延時間を 算出する際に、算出対象となるセルについて後段に接続 された負荷容量と遅延時間との相関関係を示す情報と、 この算出対象となるセルの後段のセルについての入力容 量を示す情報と、をセルライブラリCから抽出し、この 10 相関関係を用いて算出対象となるセルの遅延時間を求め るようにすることも可能である。通常、セルの遅延時間 は、その後段に接続される別なセルの負荷容量によって 異なる。たとえば、図2において、セルC22について の遅延時間を算出する場合を考えると、この算出対象と なるセルの後段に接続される要素(ノードN3に対応す る配線、セルC32、など)の負荷容量によって、算出 対象となるセルC22自身の遅延時間も変化する。図6 は、算出対象セルの遅延時間と後段の負荷容量との一般 的な相関関係を示すグラフであり、後段の負荷容量が増 20 加すると、遅延時間も増加するような相関関係が得られ るのが一般的である。そこで、個々のセルについて、こ の図6に示すような相関関係を示す情報を含んだセルラ イブラリCを用意しておけば、後段に接続される要素の 負荷容量をも考慮したより正確なセル遅延時間の算出が 可能になる。

【0024】もっとも、大まかな遅延時間を求める目的でこの装置を用いるのであれば、後段の負荷容量を考慮に入れない算出処理を行っても支障はなく、本発明において、このような後段の負荷容量を考慮することは必ずしも必要な条件ではない。

#### [0025]

30

【発明の効果】以上のとおり本発明に係る指定ノード間の遅延時間算出装置によれば、集積回路における任意の指定ノード間の遅延時間を自動的に算出することができるようになる。

#### 【図面の簡単な説明】

【図1】一般的な大規模集積回路の設計方法を示す概念 図である。

【図2】自動レイアウトツールによって設計された大規40 模集積回路の一例を示す概念図である。

【図3】本発明に係る遅延時間算出装置の基本構成を示すプロック図である。

【図4】図3に示す装置による遅延時間算出処理の手順を示す流れ図である。

【図5】図4に示す流れ図のステップS5におけるノード間の連続判断の方法を説明するためのノード結合図である。

【図6】算出対象セルの遅延時間と後段の負荷容量との 一般的な相関関係を示すグラフである。

### 50 【符号の説明】

1…ノード指定手段

2…経路探索手段

3…セル遅延時間算出手段

4…配線遅延時間算出手段

5 …遅延時間加算手段

10…自動レイアウトツール

20…大規模集積回路

21…セル

22…セル間の配線

C…セルライブラリ

C11~C35…個々のセル

L…レイアウトデータ

N1~N5, N11~N16…ノード

P…プロセスデータ

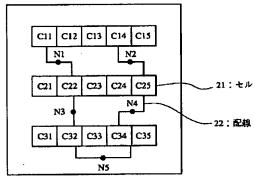
【図2】

自動レイアウト ツール レイアウト アータ L

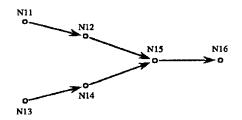
【図1】

9





【図5】



【図6】

